

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-044982

(43)Date of publication of application : 08.02.2002

(51)Int.Cl.

H02P 6/08

(21)Application number : 2000-223124

(71)Applicant : NISSAN MOTOR CO LTD

(22)Date of filing : 24.07.2000

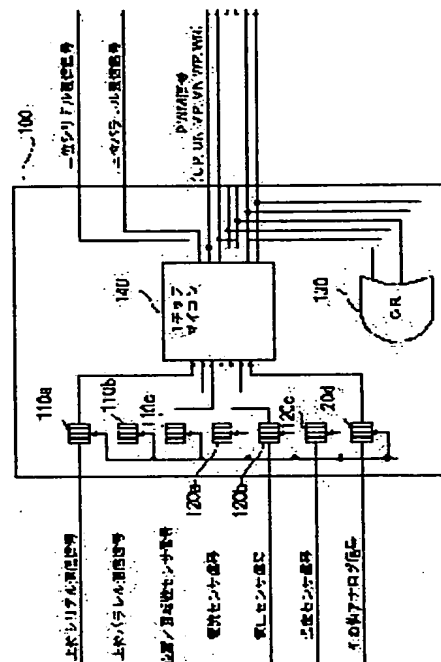
(72)Inventor : KARIKOMI TAKAAKI

## (54) MOTOR CONTROL DEVICE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a motor control device which avoids adverse effects due to switching noise, dispenses with the masking process of noise and avoids interrupting of control operation.

**SOLUTION:** A logic sum part 130, which calculates a logic sum of a PWM signal which regulates operation timing of a switching element and receiving parts 110a to 110d and 120a to 120d which respectively receive various digital data and analog data to be used for a motor control are provided. In the respective receiving parts 110a to 110d and 120a to 120d, the received digital data and the analog data are respectively latched according to the logic sum of PWM signal, and a microcomputer 105 makes the motor control using the data latched. Accordingly, the microcomputer 105 can always start calculation process, without delays in the processing and avoids adverse effects due to noise.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

# (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-44982

(P 2 0 0 2 - 4 4 9 8 2 A)

(43) 公開日 平成14年2月8日 (2002. 2. 8)

(51) Int. Cl. <sup>7</sup>

H02P 6/08

識別記号

F I

H02P 6/02

371

E 5H560

「マコード」 (参考)

審査請求 未請求 請求項の数 5 O L (全12頁)

(21) 出願番号 特願2000-223124 (P 2000-223124)

(22) 出願日 平成12年7月24日 (2000. 7. 24)

(71) 出願人 000003997

日産自動車株式会社

神奈川県横浜市神奈川区宝町2番地

(72) 発明者 荻込 卓明

神奈川県横浜市神奈川区宝町2番地 日産

自動車株式会社内

(74) 代理人 100072349

弁理士 八田 幹雄 (外4名)

Fターム(参考) 5H560 BB04 DA02 EB01 GG03 RR06

SS02 TT03 TT04 TT07 TT15

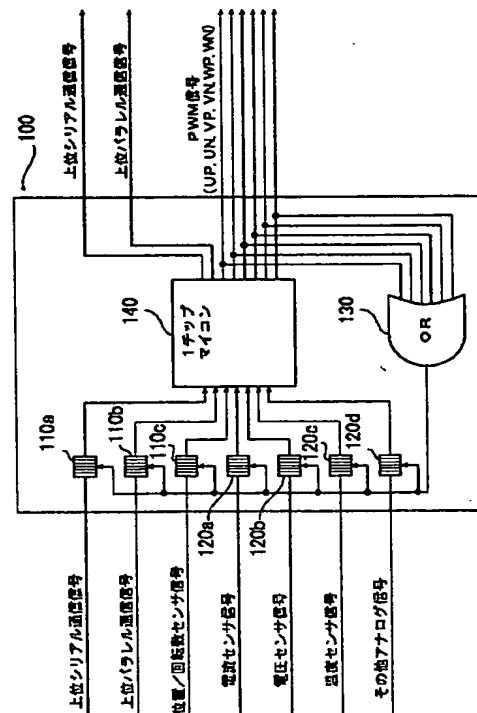
TT16 UA02 XA02 XA12

(54) 【発明の名称】 電動機制御装置

(57) 【要約】

【課題】 スイッチングノイズによる悪影響を回避することができ、ノイズのマスクング処理を行う必要をなくし、制御演算を中断することがない電動機制御装置を提供する。

【解決手段】 スイッチング素子の動作タイミングを規定するPWM信号の論理和を算出する論理和部130と、電動機の制御に用いられる各種のデジタルデータおよびアナログデータを各々受信する受信部110a~dおよび120a~dが設けられる。各受信部110a~dおよび120a~dは、受信されたデジタルデータおよびアナログデータは、PWM信号の論理和に基づいてラッチされ、ラッチされたデータを用いて、マイクロコンピュータ105は、電動機の制御を行う。したがって、常にマイクロコンピュータ105は、演算処理を開始できるので処理の遅れがなく、また、ノイズの悪影響を回避できる。



## 【特許請求の範囲】

【請求項1】 電動機の電力供給に使用されるスイッチング素子の動作タイミングを取得し、電動機の制御に用いられるアナログまたはデジタルのデータを前記スイッチングの動作タイミング信号でラッチし、ラッチしたデータに基づいて電動機を制御することを特徴とする電動機制御装置。

【請求項2】 電動機の制御に用いられるアナログまたはデジタルのデータを受信する受信手段と、前記スイッチング素子の駆動信号の論理和を求めることによって前記動作タイミングを算出する論理和手段と、受信されたアナログまたはデジタルデータを論理和手段によって算出された動作タイミングでラッチし、所定時間保持するラッチ手段と、前記ラッチ手段によって所定時間保持されたデータに基づいて電動機を制御する制御手段と、を有することを特徴とする請求項1に記載の電動機制御装置。

【請求項3】 前記ラッチ手段は、ボルテージフォロア回路に接続されたサンプルホールド回路であることを特徴とする請求項2に記載の電動機制御装置。

【請求項4】 前記ラッチ手段は、入力バッファ回路に接続されたフリップフロップであることを特徴とする請求項2に記載の電動機制御装置。

【請求項5】 前記受信手段、前記論理和手段、および、前記ラッチ手段は、一つの半導体基板上に形成されていることを特徴とする請求項2～4のいずれか一つに記載の電動機制御装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、電動機の制御装置に関し、特にスイッチングノイズによる影響を回避することができる電動機制御装置に関する。

## 【0002】

【従来の技術】複数のスイッチング素子をオンオフさせることによって電動機を制御するインバータを用いて電動機を制御する電動機制御装置が広く用いられている。

【0003】一般に、電動機制御装置は、電動機に入力される入力電流、直流電圧、電動機のロータの相対的位置／回転数、インバータ温度、および電動機温度などのデータを各センサから取得し、取得されたデータに基づいて電動機を制御する。さらに、電動機制御装置は、他の上位制御装置とシリアルまたはパラレル通信することによって、指令を受けて電動機を制御することもできる。

【0004】スイッチング素子をオンオフする際には、スイッチングノイズが発生し、このスイッチングノイズが、電動機を制御する上で使用されるアナログまたはデジタルデータに加わることによって、電動機の制御を正確に行うことができないおそれが生じる。

【0005】そこで、従来から、スイッチング素子がノイズを発生している時期には、前記センサからの出力をマスキングし、マイクロコンピュータによって、ノイズが含まれていないデータを読み込むことによって、電動機の制御を行う制御技術が提案されている（特開平9-135572号公報）。

## 【0006】

【発明が解決しようとする課題】しかしながら、上記公報記載の技術は、マスキングの時間が終了するまで、マイクロコンピュータは、電動機の制御に関する演算を開始することができず、処理を中断する必要がある。したがって、マスキングの時間に起因して待ち時間が長くなり、処理時間が長くなる。その結果、一定時間内に処理を行うことができない状況が発生するおそれがある。

【0007】また、RCフィルタ等を用いてノイズを除去することも考えられるが、RCフィルタによる遅延の結果、応答性が悪化するおそれがある。

【0008】一方、このスイッチング素子のノイズの影響を除去するために、A/D変換器の個数を増加するといった複雑な構成を採用するのでは、低コスト化を図ることができない。

【0009】本発明は、上記従来技術の課題を解決するためになされたものである。

【0010】本発明の目的は、電動機の電力供給に使用されるスイッチング素子によって生じるスイッチングノイズの悪影響を受けない正確な電動機制御を実現することができ、かつ、ノイズの影響を除去するために制御装置の演算処理が中断されることがない、簡便な構成の電動機制御装置を提供することである。

## 【0011】

【課題を解決するための手段】以上の目的を達成するための手段は、以下のように構成される。

(1) 本発明の電動機制御装置は、電動機の電力供給に使用されるスイッチング素子の動作タイミングを取得し、電動機の制御に用いられるアナログまたはデジタルのデータを前記スイッチングの動作タイミング信号でラッチし、ラッチしたデータに基づいて電動機を制御することを特徴とする。

(2) 前記電動機制御装置は、電動機の制御に用いられるアナログまたはデジタルのデータを受信する受信手段と、前記スイッチング素子の駆動信号の論理和を求めることによって前記動作タイミングを算出する論理和手段と、受信されたアナログまたはデジタルデータを論理和手段によって算出された動作タイミングでラッチし、所定時間保持するラッチ手段と、前記ラッチ手段によって所定時間保持されたデータに基づいて電動機を制御する制御手段と、を有する。

(3) 上記(2)のラッチ手段は、ボルテージフォロア回路に接続されたサンプルホールド回路である。

(4) 上記(2)のラッチ手段は、入力バッファ回路に

接続されたフリップフロップである。

【5】前記受信手段、前記論理和手段、および、前記ラッチ手段は、一つの半導体基板上に形成されている。

【0012】

【発明の効果】請求項1に記載の発明によれば、電動機の制御に用いられるアナログまたはデジタルのデータを前記スイッチングの動作タイミング信号でラッチし、ラッチしたデータに基づいて電動機を制御するので、マスキング処理を行う場合と異なり常に電動機の制御に用いられるアナログまたはデジタルのデータに常にアクセスすることができるようになり、アクセスタイミングを考慮する必要がない。したがって、常に電動機を制御するための演算処理を開始することができ、ノイズの影響を除去するために制御が中断することがなくなる。

【0013】請求項2に記載の発明によれば、前記スイッチング素子の駆動信号の論理和を求めることによって前記動作タイミングを算出する論理和手段と、受信されたアナログまたはデジタルデータを論理和手段によって算出された動作タイミングでラッチし、所定時間保持するラッチ手段とを有するので、スイッチングノイズが発生するすべての場合を考慮して、ノイズの影響を回避することができ、かつ、常に電動機を制御するための演算処理を開始することができる。

【0014】請求項3に記載の発明によれば、前記ラッチ手段は、ボルテージフォロア回路に接続されたサンプルホールド回路であるので、通常の制御装置で用いられているボルテージフォロア回路の部分を改造することによって、アナログデータに対するスイッチングノイズの影響を回避することができる。したがって、低コストでスイッチングノイズの影響を回避することができる。また、処理周期を延ばしたり、複雑なソフトウェア構成を用いることが必要なくなる。

【0015】請求項4に記載の発明によれば、前記ラッチ手段は、入力バッファ回路に接続されたフリップフロップであるので、通常の制御装置で用いられている入力バッファ回路の部分を改造することによって、アナログデータに対するスイッチングノイズの影響を回避することができる。したがって、低コストでスイッチングノイズの影響を回避することができる。また、処理周期を延ばしたり、複雑なソフトウェア構成を用いることが必要

【0016】請求項5に記載の発明によれば、前記受信手段、前記論理和手段、および、前記ラッチ手段は、一つの半導体基板上に形成されているので、ワンチップマイクロコンピュータの機能を用いてスイッチングノイズの影響を回避することができ、また、データへのアクセスを常に行うことができ、制御を中断することがない簡便な構成の電動機制御装置を提供することができる。

【0017】

【発明の実施の形態】以下、図面を参照しつつ、本発明

の一実施形態に対応する電動機制御装置を詳細に説明する。

【0018】図1は、本実施形態に対応する電動機制御装置を適用した電動機制御システムの構成を示すブロック図である。

【0019】電動機制御装置100は、ドライバ200を介してインバータ300に接続されている。また、電動機制御装置100は、インバータ300を通じて電動機400を制御する。

【0020】さらに、電動機制御装置100は、上位の制御装置500に接続されており、電動機制御装置100は、上位の制御装置500と相互にシリアル通信またはパラレル通信をすることによって制御に関する指示を受ける。また、電動機制御装置100は、インバータ300、電動機400との間で各種のアナログデータおよびデジタルデータを送受信する。したがって、電動機制御装置100は、上位の制御装置500から取得されるデジタルデータ、および、インバータ300や電動機400から取得されるアナログデータに基づいて演算を行うことによって電動機400を制御する。

【0021】インバータ300は、例えば、6個の自己ターンオフ能力を持つスイッチング素子302と6個の帰還ダイオード304を3相ブリッジに接続した構成を有する。インバータ300は、電源306の直流電圧を、直流-交流変換し、交流電圧を電動機400に供給する。

【0022】なお、インバータ300から出力される出力電圧およびその周波数の制御は、すべて、電動機制御装置100からの指示に基づいて行われる。具体的には、出力電圧の制御は、スイッチング素子をオンオフさせ、出力波形をPWM（パルス幅変調）制御することによって行われる。また、出力周波数の制御は、スイッチング素子のオンオフタイミングの制御により行われる。

【0023】電動機400に入力される入力電流、電源電圧、電動機の位置/回転数、インバータ温度、および電動機温度などを各々検出するために、電流センサ602、電圧センサ604、位置/回転数センサ606、インバータ温度センサ608、電動機温度センサ610がインバータ300および電動機400の所定の位置に設けられている。また、電動機400において生じる磁界を検出するホール素子612、および電動機400の冷却水の水漏れを監視するための水漏れセンサ614を適宜設けることができる。

【0024】以上のように構成される電動機制御システムは、以下のように動作する。

【0025】電動機制御装置100は、電動機を制御するために使用されるアナログまたはデジタルデータを前記各種センサ602～614からの信号として受信する。また、上位の制御装置500からデジタル信号データを受信する。電動機制御装置100は、受信したデジ

タルデータに基づいて演算し、インバータ300のスイッチング素子への駆動信号(PWM信号)を算出する。この結果、算出された所定の駆動信号(PWM信号)がインバータ300に出力されて、インバータ300は、この駆動信号に応じてスイッチングを行い、電動機が制御される。

【0026】ここで、本実施形態に対応する電動機制御装置100は、インバータ300に設けられたスイッチング素子302によって生じるスイッチングノイズが、前記各種のアナログおよびデジタルデータに悪影響を与えないように構成されている。

【0027】図2は、本実施形態に対応する電動機制御装置の概略構成を示すブロック図である。

【0028】電動機制御装置100は、各種センサ602〜614で検出されたアナログまたはデジタルデータ、または上位制御装置500からシリアルまたはパラレル通信されたデジタルデータを受信する。

【0029】マイクロコンピュータ140は、電動機制御装置100の全体の処理を制御するものであり、特に、インバータ300に出力される駆動信号、すなわちPWM信号(UP, UN, VP, VN, WP, WN等)を出力することによって実際に電動機500を制御する制御部として機能する。

【0030】シリアル通信データ受信部110aは、上位制御装置500からシリアル通信されたデータ(上位シリアル通信信号)を受信するIC(集積回路)である。また、パラレル通信データ受信部110bは、上位制御装置500からパラレル通信されたデータ(上位パラレル通信信号)を受信するICである。さらに、位置/回転数受信部110cは、電動機の回転数、または、電動機のステータとロータとの相対的な位置関係に関するデジタルデータ(位置/回転数センサ信号)を受信するICである。

【0031】以上のようにデジタルデータを受信するシリアル通信データ受信部110a、パラレル通信データ受信部110b、および位置/回転数受信部110cは、通常デジタルデータの受信に用いられるバッファ回路に加えて、インバータ300に設けられたスイッチング素子302の動作タイミングで各デジタルデータをラッチするための構成を備える。なお、ラッチ処理を行うための構成は、後述する。

【0032】電流データ受信部120aは、電動機へ入力される電流値(電流センサ信号)をアナログデータとして受信するICである。電圧データ受信部120bは、電源306の電圧値(電圧センサ信号)をアナログデータとして受信するICである。さらに、温度データ受信部120cは、インバータ温度および電動機温度(温度センサ出力)をアナログデータとして受信するICである。さらに、磁界センサ612や水漏れセンサ614によって検出されたアナログデータを受信する他の

受信部120dが設けられていてもよい。

【0033】以上のようにアナログデータを受信する電流データ受信部120a、電圧データ受信部120b、温度データ受信部120c、および他の受信部120dは、通常のアナログデータの受信に用いられるボルテージフォロア回路に加えて、インバータ300に設けられたスイッチング素子302の動作タイミングで各アナログデータをラッチするための構成を備える。ラッチ処理を行うための構成は、後述する。

【0034】論理和部(OR)130は、マイクロコンピュータ140から出力され、各スイッチング素子302のスイッチング動作を指示する駆動信号(PWM信号)であるUP, UN, VP, VN, WP, およびWNの各信号の論理和を算出する。算出された論理和(OR処理の結果)は、すべてのスイッチング素子302の動作タイミングを包含しており、上述したデジタルデータ用の各受信部110a〜c、およびアナログデータ用の各受信部120a〜dに入力される。

【0035】この結果、上述したデジタルデータ用の各受信部110a〜c、およびアナログデータ用の各受信部120a〜dは、各アナログおよびデジタルデータを各スイッチング素子の動作タイミングでラッチする。

【0036】デジタルデータ用の受信部110a〜cおよびアナログデータ用の受信部120a〜dは、次のように構成される。

【0037】図3は、電動機制御装置に設けられたノイズ回避機能付きの各受信部の概略構成を示すブロック図である。

【0038】図3(A)は、デジタルデータ用の各受信部の概略構成を示している。

【0039】デジタルデータ用の各受信部110a〜110c(以下、単に110と表示する)は、ノイズ回避機能付きのバッファICである。デジタルデータ用の各受信部110は、バッファ112、単安定マルチバイブレータ114、およびこれらに接続されるフィリップフロップ116とから構成されている。

【0040】バッファ112は、デジタルデータの受信部として、通常、用いられている回路である。バッファ112は、大きな電圧が入力された場合の保護回路を兼ねていてもよい。

【0041】単安定マルチバイブレータ114は、論理和部130によって算出された論理和の信号(動作タイミングの信号)をトリガ信号として、一定時間、準静止状態となり、その後、自動的に元の安定状態に戻るという動作を行う。より具体的には、単安定マルチバイブレータ114は、論理和部130によって算出された論理和の信号(動作タイミングの信号)の立ち上がり、および当該信号の立ち下がりに基づき、所定の時間、準静止状態となる。

【0042】フリップフロップ116は、RSTフリッ

ブフロップであり、単安定マルチバイブレータ114が準静止状態にある場合は、バッファ112の出力が変化しても、その前の状態を保持する。したがって、バッファ112の出力が変化しても、その直前の出力電圧が保持され、マイクロコンピュータ140に出力される。したがって、ノイズの影響を回避しつつ、マイクロコンピュータ140は、常にデータにアクセスすることができる。

【0043】一方、単安定マルチバイブレータ114が安定状態に戻っている場合には、バッファ112の出力10 に応じて、出力電圧が変化する。したがって、ノイズが発生しない期間では、マイクロコンピュータ140は、常に最新のデータを取得することができる。

【0044】図3(B)は、アナログデータ用の各受信部の概略構成を示している。

【0045】アナログデータ用の各受信部120a~120d(以下、単に120と表示する)は、ノイズ回避機能付きのボルテージフォロア回路を含むオペアンプICである。アナログデータ用の各受信部120は、ボルテージフォロア回路を構成するオペアンプ122と、オペアンプ122の入力側に接続される接続されるサンプ  
20 ルホールド回路124と、サンプルホールド回路124に接続される単安定マルチバイブレータ129とから構成されている。

【0046】サンプルホールド回路124は、各センサから入力されたアナログ信号をサンプリング(標本化)し、保持する回路であり、一般には、図3(B)に示されるように、アナログスイッチ126とキャパシタ128とから構成される。

【0047】単安定マルチバイブレータ129は、論理和部(OR)130によって算出された論理和の信号をトリガ信号として、一定時間、準静止状態となり、その後、自動的に元の安定状態に戻るといった動作を行う。

【0048】単安定マルチバイブレータ129は、アナログスイッチ124に接続されており、単安定マルチバイブレータ129からの出力信号が、アナログスイッチ124に対するサンプル指示信号としてアナログスイッチ124に入力される。

【0049】なお、サンプルホールド124は、通常のサンプルホールド回路と同様に機能する。したがって、  
40 アナログスイッチ124がオン状態となっている状態では、入力されたアナログ信号がホールドキャパシタ128に加わり、キャパシタ128は、入力されたアナログ信号の値まで充電された状態となっている。したがって、この状態では、入力されたアナログ信号の値がそのまま出力電圧となる。

【0050】一方、単安定マルチバイブレータ129の出力を受けて、アナログスイッチ126がオフ状態となると、ボルテージフォロア回路122の入力インピーダンスは非常に大きいので、放電されずに保持される。そ  
50

の結果、アナログスイッチ126が切断された瞬間のキャパシタの値、すなわち切断された瞬間のアナログ信号の値が出力電圧となる。

【0051】以上のように構成される各受信部110、120によれば、以下に説明するように、スイッチング素子302によって生じるスイッチングノイズの影響を回避したアナログデータおよびデジタルデータに基づいて、電動機の制御を行うことができる。

【0052】図4は、上位制御装置からのシリアル通信信号に対するスイッチングノイズの影響を回避する場合の処理例を説明するための波形図である。

【0053】図4(A)は、シリアル通信データ受信部へ入力されるデジタルデータ信号の一例を模式的に示した波形図であり、図4(B)は、シリアル通信データ受信部から出力されるデジタルデータ信号の一例を模式的に示した波形図である。

【0054】図4(A)に示されるように、シリアル通信データ受信部110aが受信するデジタルデータには、スイッチング素子302によって生じるスイッチングノイズが重ね合わされている。

【0055】一方、図4(B)に示されるように、シリアル通信データ受信部110aから出力されるデジタルデータにおいては、スイッチングノイズの影響が除去されている。したがって、上位制御装置500から入力される「10110010」というビット列を明確に判別することができ、この入力されたデータに基づいて電動機を正確に制御することができる。

【0056】図5は、デジタルデータに対するスイッチングノイズの影響を回避する処理の内容を示す波形図である。

【0057】ここで、波形aは、図4(A)に示されたシリアル通信データ波形のX部分を拡大して示した波形である。波形bは、波形aをシリアル通信データ受信部110aで処理した後の波形であり、図4(b)に示した波形に対応する。

【0058】波形c、d、e、f、g、hは、電動機制御装置100からインバータ300に対して出力される駆動信号、すなわちPWM信号である。このPWM信号は、UP、UN、VP、VN、WP、WNの6つの信号を含み、各信号の立ち上がり点、および立ち下がり点において、複数のスイッチング素子302のうちの少なくとも一つのスイッチング素子のオンオフの切替えが行われる。したがって、上記の6つPWM信号のいずれかの立ち上がり点および立ち下がり点付近でスイッチングノイズが生じるおそれがある。

【0059】波形iは、駆動信号、すなわちPWM信号を構成するUP、UN、VP、VN、WP、WNの6つの信号の論理和の信号、すなわち、すべてのスイッチング素子302の動作タイミングを示す波形である。このように、UP、UN、VP、VN、WP、WNのすべて

のPWM信号の論理和をとることによって、すべてのスイッチング素子のオンオフ切替え時点における動作タイミングが考慮される。

【0060】図3(b)を用いて説明したように、本実施形態の電動機制御装置は、スイッチング素子の動作タイミングを全て考慮した論理和後の出力波形iの立ち上がり点および立ちさがり点(図5中に矢印で表示)で波形aの値をラッチし、所定の期間(図5中に矩形で表示)保持する。保持する期間の長さは単安定マルチマルチバイブレータ114の準静止状態の時間に対応する。ここで、準静止状態の時間、すなわち、ラッチした値の保持時間は、スイッチングノイズが生じる時間よりも若干長くなる時間に設定することができ、時間の設定は、キャパシタや電気抵抗の値を調整することによって行われる。

【0061】この結果、電流データ受信部120aは、スイッチング素子の動作タイミングを考慮してスイッチングノイズが発生していない状態の値をラッチし、スイッチングノイズが発生している間は、ラッチされた値が保持され、マイクロコンピュータ140に対して出力される。

【0062】したがって、マイクロコンピュータ140は、スイッチングノイズが発生していない正常なデータに基づいて、電動機の制御を行うことができる。また、スイッチングノイズが発生している期間においても、データをマスキング処理する場合と異なり、マイクロコンピュータ140が演算処理を開始できないといったことはなく、ノイズが発生する期間には、ラッチされたデータが常に出力されているため、マイクロコンピュータ140は、常に演算処理を開始することができ、マイクロコンピュータ140の演算処理が遅れることがない。

【0063】なお、図4および図5では、電動機の制御に使用されるデジタルデータとして、上位制御装置500から受信したシリアルデータを例にとり、スイッチングノイズの影響を回避する場合を説明したが、上位制御装置500から出力されるパラレルデータや、位置/回転数センサからの出力されるデジタルデータについても、図4および図5に示された処理と同様の処理によって、スイッチングノイズの影響を回避することができる。

【0064】一方、電動機の制御に使用されるアナログデータについては、以下のようにスイッチングノイズの影響を回避することができる。

【0065】図6は、電流センサからの電流センサ信号に対するスイッチングノイズの影響を回避する場合の処理例を説明するための波形図である。

【0066】図6(A)は、電流データ受信部へ入力されるアナログデータ信号の一例を模式的に示した波形図であり、図6(B)は、電流データ受信部から出力されるアナログデータ信号の一例を模式的に示した波形図で

ある。

【0067】図6(A)に示されるように、電流データ受信部120aが受信するアナログデータには、スイッチング素子302によって生じるスイッチングノイズが重ね合わされている。

【0068】一方、図6(B)に示されるように、電流データ受信部120aから出力されるアナログデータにおいては、スイッチングノイズの影響が除去されている。したがって、電動機制御装置100は、電動機入力電流センサ602から入力されるアナログデータを正確に取得することができ、この入力されたデータに基づいて電動機を制御することができる。

【0069】図7は、アナログデータに対するスイッチングノイズの影響を回避する処理の内容を示す波形図である。

【0070】ここで、波形kは、図6(A)に示された波形のY部分を拡大して示した波形である。波形lは、波形kを電流データ受信部120aで処理した後の波形であり、図6(b)に示した波形に対応する。

【0071】波形c, d, e, f, g, hは、図5に示されたものと同様であり、スイッチング素子302のスイッチング動作を指示するための駆動信号、すなわち、PWM信号である。

【0072】波形iは、駆動信号、すなわちPWM信号を構成するUP, UN, VP, VN, WP, WNの6つの信号の論理和の信号を示す波形である。この点は図4および図5に示されるデジタル信号の処理の場合と同様である。

【0073】なお、アナログ値の場合は、図7の波形kのZ部分を拡大して示した図8から明らかなように、ラッチされた値が保持されている間は、電流データ受信部120aからの出力値が一定となる。つまり、実際のアナログ信号、すなわち電流センサ信号が変化しても、出力値は変化しない。したがって、図8から明らかなように、処理後のデータには、本来の電流値に比べて若干の歪みが生じる。しかしながら、スイッチングノイズのレベルに比べると、歪みは極端に小さいので、スイッチングノイズを含むデータに基づいて電動機の制御を行う場合と比べて、格段に正確な制御を行うことができる。

【0074】なお、図6、図7および図8には、電動機の制御に使用されるアナログデータとして、電動機へ入力される電流値を例にとり、スイッチングノイズの影響を回避する場合を説明したが、電源電圧、インバータ温度、および電動機温度についても、図6、図7、および図8に示された処理と同様の処理によって、スイッチングノイズの影響を回避することができる。

【0075】なお、以上の説明では、図2に示されるように、マイクロコンピュータ140、論理和部130、および各受信部110a~c、120a~dを別々のICを用いて、回路基板上に構成する場合を示したが、本

発明は、これに限られず、マイクロコンピュータ140、および各受信部110a～c、120a～dを一つの半導体基板上に、例えばワンチップマイクロコンピュータとして構成することも可能である。

【0076】以上説明した実施形態は、本発明を限定するために記載されたものではなく、本発明の技術的思想内において当業者により種々変更が可能である。

#### 【図面の簡単な説明】

【図1】 本発明の一実施形態に対応する電動機制御装置を適用した電動機制御システムの構成を示すブロック図である。

【図2】 本実施形態に対応する電動機制御装置の概略構成を示すブロック図である。

【図3】 電動機制御装置に設けられたノイズ回避機能付きの各受信部の概略構成を示すブロック図である。

【図4】 上位制御装置からのシリアル通信信号に対するスイッチングノイズの影響を回避する場合の処理例を説明するための波形図である。

【図5】 デジタルデータに対するスイッチングノイズの影響を回避する処理の内容を示す波形図である。

【図6】 電流センサからの電流センサ信号に対するスイッチングノイズの影響を回避する場合の処理例を説明するための波形図である。

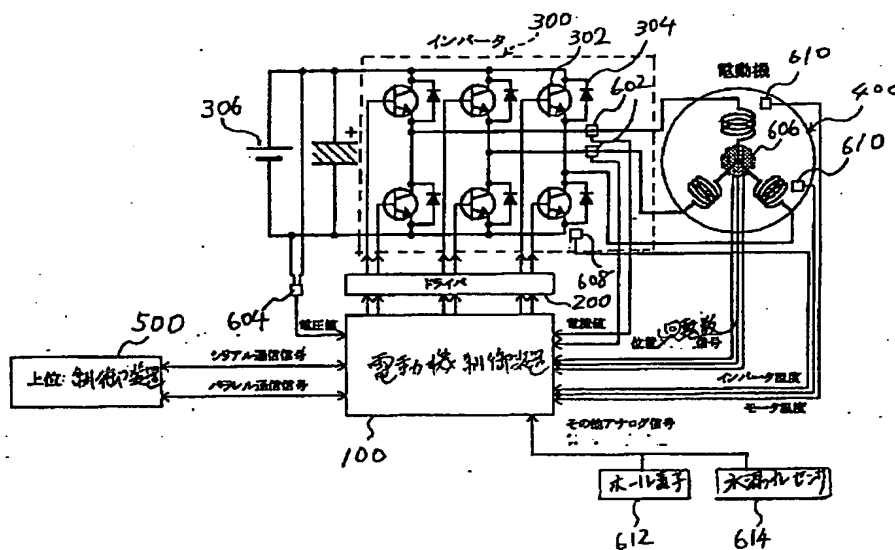
【図7】 アナログデータに対するスイッチングノイズの影響を回避する処理の内容を示す波形図である。

【図8】 図7に示された波形図の一部分を拡大して示す波形図である。

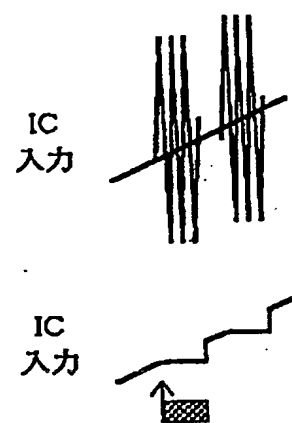
#### 【符号の説明】

100…電動機制御装置、  
110a～c…デジタルデータ用受信部、  
112…バッファ、  
114、129…単安定マルチバイブレータ、  
116…フリップフロップ、  
120a～d…アナログデータ用受信部、  
122…ボルテージフォロア回路（オペアンプIC）  
124…サンプルホールド回路、  
126…アナログスイッチ、  
128…キャパシタ、  
130…論理和（OR）部、  
140…マイクロコンピュータ、  
200…ドライバ  
300…インバータ、  
302…スイッチング素子、  
306…電源、  
400…電動機、  
500…上位制御装置、

【図1】

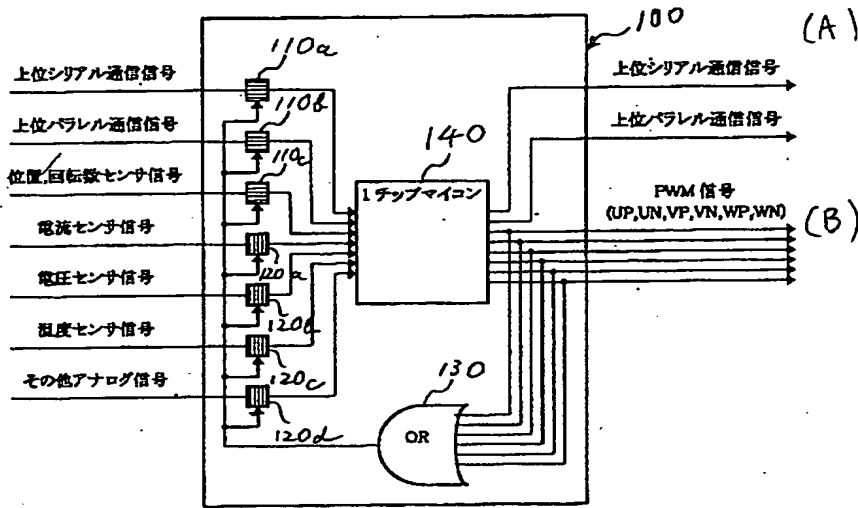


【図8】

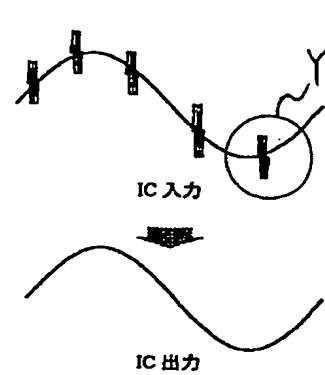




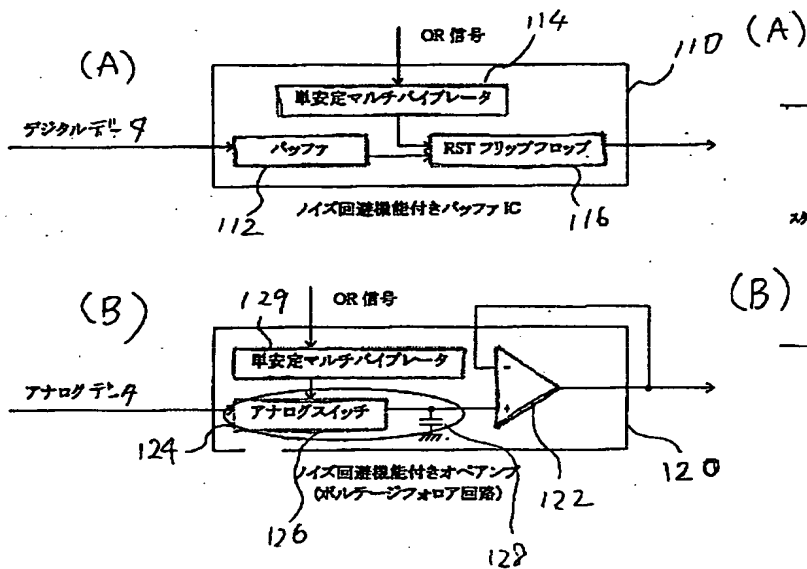
【図2】



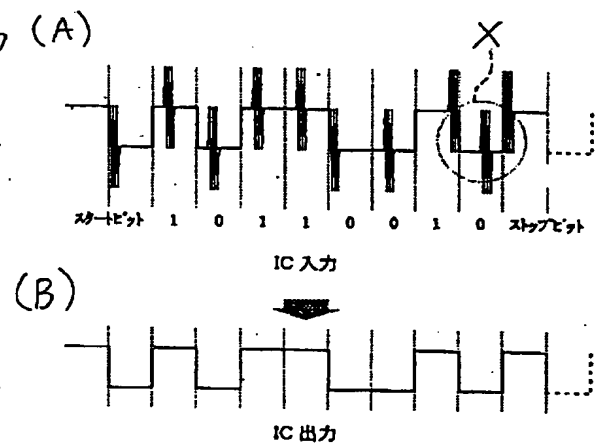
【図6】



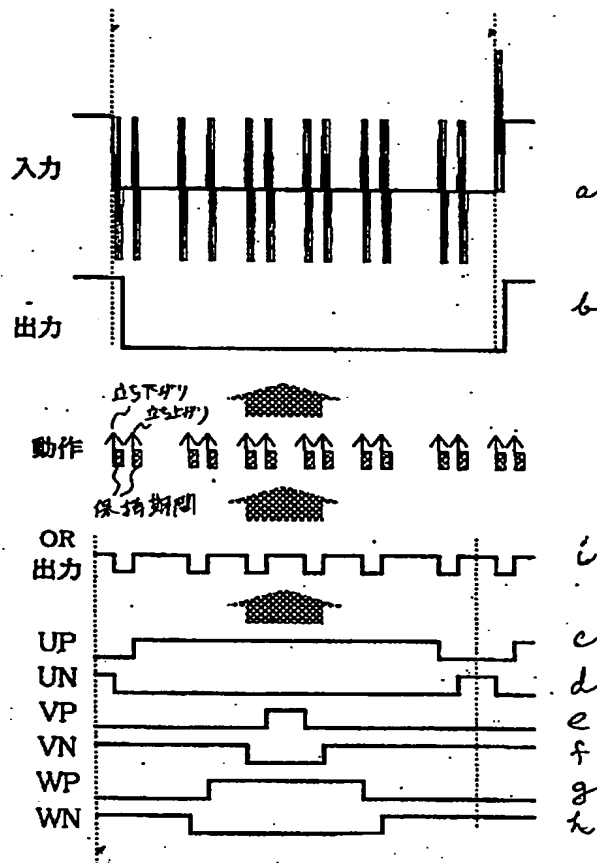
【図3】



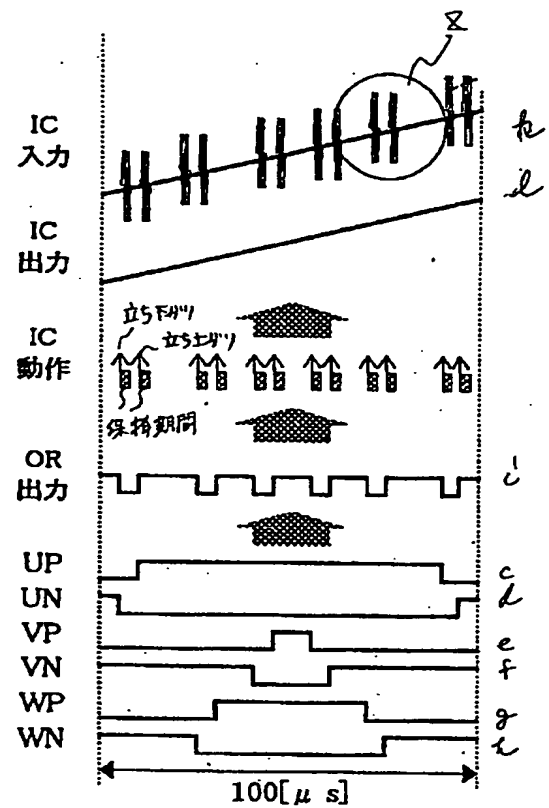
【図4】



【図 5】



【図 7】



## 【手続補正書】

【提出日】平成12年10月13日(2000. 10. 13)

## 【手続補正1】

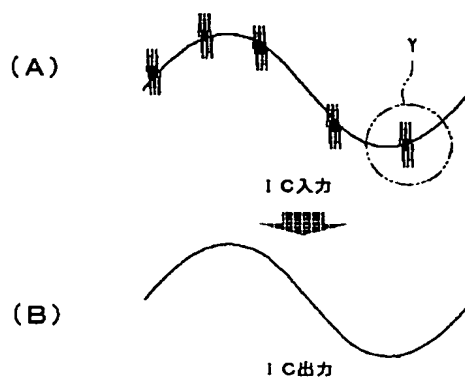
【補正対象書類名】図面

【補正対象項目名】全図

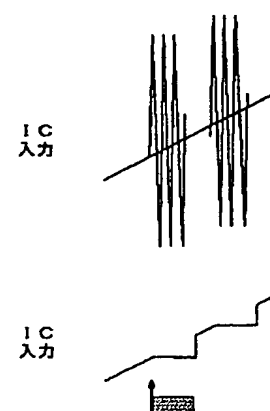
【補正方法】変更

【補正内容】

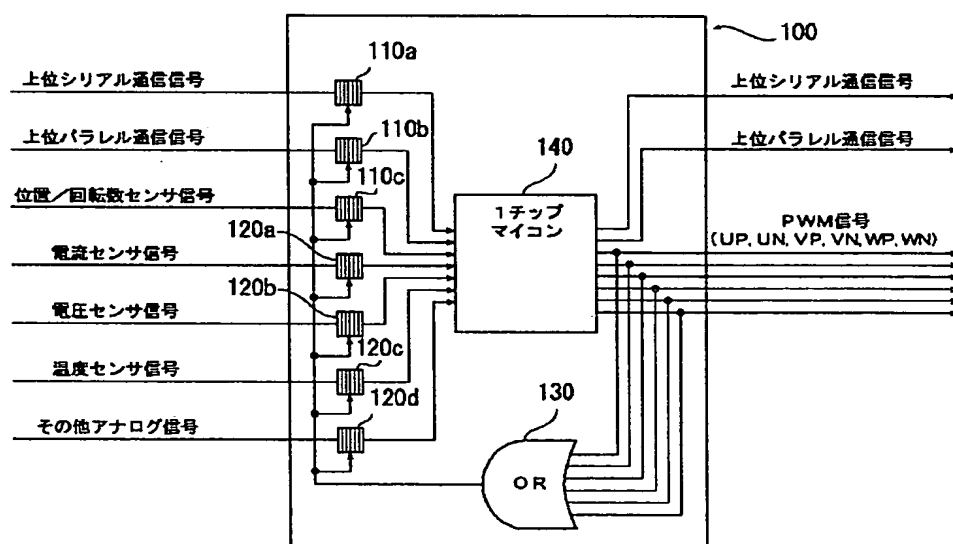
【図 6】



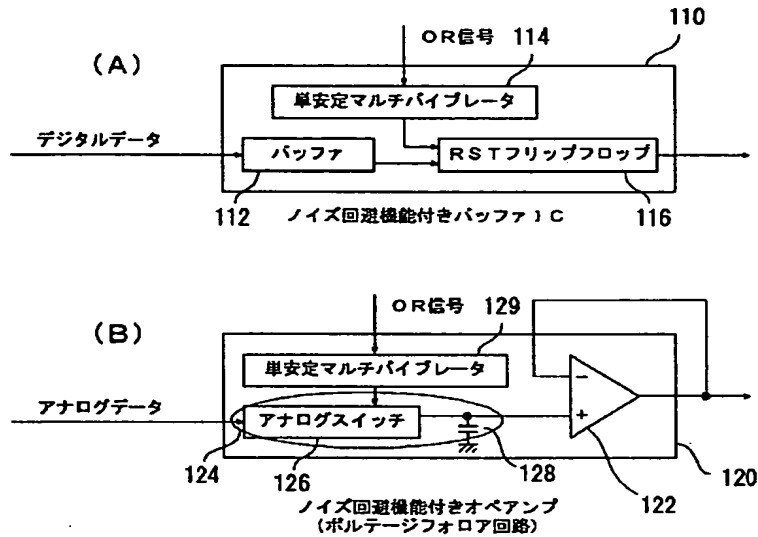
【図 8】



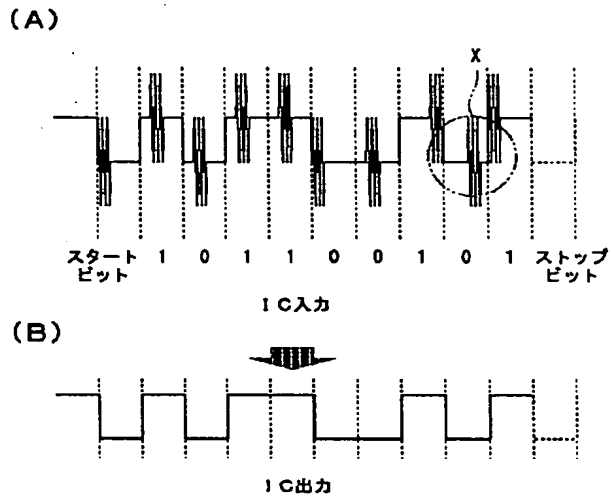
インバータ



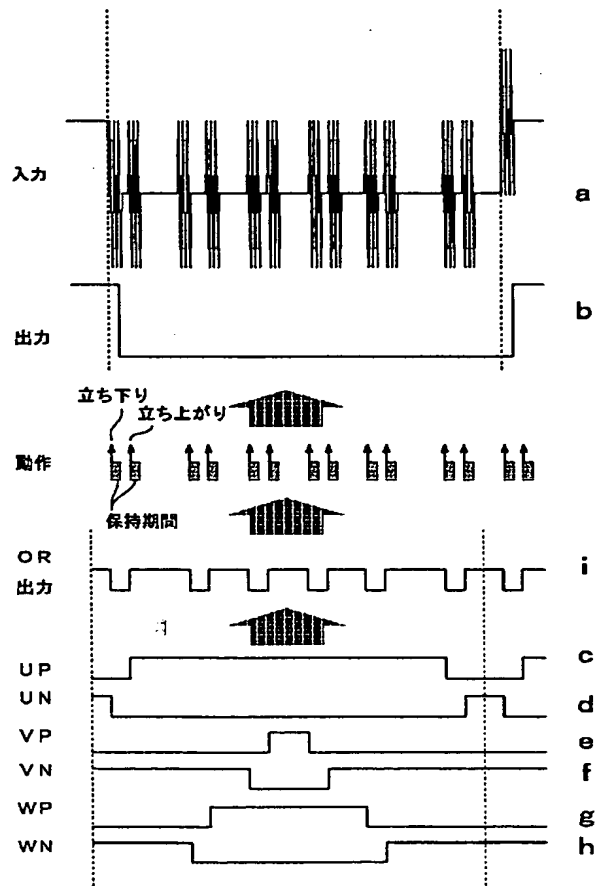
【図 3】



【図 4】



【図 5】



【図 7】

